

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-114698

(43)公開日 平成5年(1993)5月7日

(51)Int.Cl.⁵

H 0 1 L 27/04
27/108

識別記号

C 8427-4M

8728-4M

F I

H 0 1 L 27/ 10

技術表示箇所

3 2 5 J

審査請求 未請求 請求項の数5(全 5 頁)

(21)出願番号

特願平3-304220

(22)出願日

平成3年(1991)10月23日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 沼澤 陽一郎

東京都港区芝五丁目7番1号 日本電気株式会社内

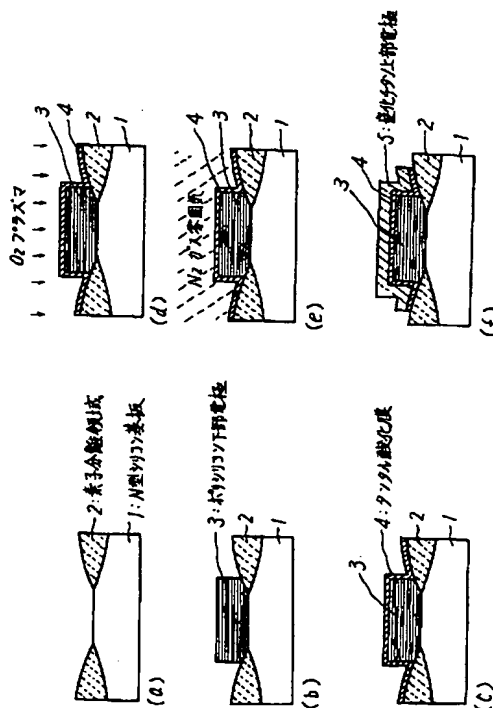
(74)代理人 弁理士 菅野 中

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【目的】 酸化膜の緻密化を行ないつつ、界面でのSiO₂成長を抑止する。

【構成】 DRAMに用いられる容量素子部の形成工程が、ポリシリコン下部電極3を形成し、その上へタンタル酸化膜4を形成後、酸素を含むガス系のプラズマ処理を施し、さらにN₂等の不活性ガス雰囲気中で熱処理を施し、続いて上部電極5を形成する工程から構成されている。



【特許請求の範囲】

【請求項1】 ダイナミック ランダム アクセス メモリ等の超LSIに用いられる容量素子部の形成工程が、

ポリシリコン下部電極を形成し、その上へタンタル酸化膜 (Ta_2O_5) を形成後、酸素を含むガス系のプラズマ処理を施し、さらに N_2 等の不活性ガス雰囲気中で熱処理を施し、続いて上部電極を形成する工程を含むことを特徴とする半導体装置の製造方法。

【請求項2】 前記ポリシリコン下部電極は、燐 (P) がドーパされたものであることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】 前記タンタル酸化膜の形成は、有機タンタルを原料とする化学気相成長法により行なわれるものであることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項4】 前記熱処理温度は、 $600 \sim 1000^\circ\text{C}$ の範囲に設定したものであることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項5】 前記上部電極は、窒化チタン、タングステンあるいはモリブデンのいずれかからなり、その電極形成は、スパッタ法あるいは化学気相成長法により行なわれるものであることを特徴とする請求項1に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体装置の製造方法に関し、特に、ダイナミック ランダム アクセス メモリ (DRAM) 等の超LSIに用いられる容量素子部の形成する方法に関する。

【0002】

【従来の技術】 64Mbit DRAM等の超LSIメモリデバイスの容量素子部においては、単位面積あたりの容量値を大きくできるタンタル酸化膜を用いることが提案されている (例えば、 $1989\text{ VLSI Technology Symposium p. 25}$)。

【0003】 その提案されている容量素子部の一般的な構造を図4に示す。図4に示す容量素子部の形成工程を次に説明する。ポリシリコンをN型基板1上に化学気相成長法により堆積し、かつ素子分離領域2を形成し、燐 (P) をイオン注入して活性化後、通常のリソグラフィ技術によりポリシリコン下部電極3を形成する (図4 (a), (b))。

【0004】 このポリシリコン下部電極3上に、エトキシタンタルを主原料とする減圧化学気相成長法によりタンタル酸化膜4を形成し (図4 (c))、酸素雰囲気中で膜緻密化処理を行なう (図4 (d))。続いて、上部タングステン電極15を形成することにより図4 (e) に

示す容量素子部が完成する。

【0005】

【発明が解決しようとする課題】 タンタル酸化膜を用いる従来の容量素子においては、解決しなければならない大きな問題点がある。それは、ポリシリコン下部電極とタンタル酸化膜との界面に $10 \sim 20\text{\AA}$ のシリコン酸化膜ができるため、容量値が設計どおりに大きくならない、と言う問題である。本発明者は、この原因を明確にするために、詳細なプロセス検討を行なった。その結果、このシリコン酸化膜は、主に、タンタル酸化膜を化学気相成長法で堆積後、酸素 (O_2) 雰囲気中で熱処理した際に形成されることが判った。ポリシリコン上にある自然酸化膜は、完全な前処理を行なえば除去できるので問題にはならない。しかしながら、有機タンタルを原料とする化学気相成長法 (量産性に優れている) を採用する場合、膜堆積後の緻密化処理が必須である。

【0006】 従って、本発明の目的は、従来において用いられている酸素雰囲気での熱処理に代わる緻密化処理を見出した半導体装置の製造方法を提供することにある。

【0007】

【課題を解決するための手段】 前記目的を達成するため、本発明に係る半導体装置の製造方法においては、ダイナミック ランダム アクセス メモリ等の超LSIに用いられる容量素子部の形成工程が、ポリシリコン下部電極を形成し、その上へタンタル酸化膜 (Ta_2O_5) を形成後、酸素を含むガス系のプラズマ処理を施し、さらに N_2 等の不活性ガス雰囲気中で熱処理を施し、続いて上部電極を形成する工程を含むものである。

【0008】 また、前記ポリシリコン下部電極は、燐 (P) がドーパされたものである。

【0009】 また、前記タンタル酸化膜の形成は、有機タンタルを原料とする化学気相成長法により行なわれるものである。

【0010】 また、前記熱処理温度は、 $600 \sim 1000^\circ\text{C}$ の範囲に設定したものである。

【0011】 また、前記上部電極は、窒化チタン、タングステンあるいはモリブデンのいずれかからなり、その電極形成は、スパッタ法あるいは化学気相成長法により行なわれるものである。

【0012】

【作用】 本発明の容量素子形成工程は、ポリシリコン下部電極を形成し、その上へタンタル酸化膜 (Ta_2O_5) を形成後、酸素を含むガス系のプラズマ処理を施し、さらに N_2 等の不活性ガス雰囲気中で熱処理を施し、続いてメタル上部電極を形成する工程から構成されている。

【0013】 化学気相成長法により堆積したタンタル酸化膜を酸素プラズマで処理した後、不活性ガス雰囲気中で熱処理することにより、従来の酸素雰囲気中で熱処理と同等の緻密化が達成され、かつポリシリコン下部電

極が酸化されるという問題も発生しない。

【0014】

【実施例】次に、本発明について図面を用いて説明する。

【0015】（実施例1）図1は、本発明の実施例1を工程順に示すフローチャートである。

【0016】図1（a）において、N型シリコン単結晶基板1に、LOCOS（Local Oxidation Separation）と呼ばれる素子分離領域2を形成したところを示している。

【0017】次に、基板1上に、化学気相成長法によりポリシリコン膜を堆積し、通常のリソグラフィ／エッチング技術によりパターンニングし、燐（P）を熱拡散法でドーピングしてポリシリコン下部電極3を形成する（図1（b））。

【0018】続いて、ポリシリコン下部電極3上にある自然酸化膜を除去後、直ちにタンタル酸化膜4を化学気相成長させる（図1（c））。タンタル酸化膜4の化学気相成長工程においては、通常の縦型LPCVD（減圧化学気相成長）装置を用いた。タンタル原料としては、エトキシタンタル $[\text{Ta}(\text{OC}_2\text{H}_5)_5]$ を用いた。液体材料（室温）であるエトキシタンタルを気化する手段としては、一般的な N_2 バブリング方式を用いた。タンタル酸化膜の成長条件としては、エトキシタンタルガス流量 10 sccm 、酸素ガス流量 100 sccm 、反応ガス圧力 0.5 Torr 、成長温度 450°C を用いた。この成長条件での膜堆積速度は $5\text{ \AA}/\text{min}$ であり、本実施例では $50\sim 100\text{ \AA}$ のタンタル酸化膜が堆積された。

【0019】タンタル酸化膜を堆積後、図1（d）に示すように O_2 プラズマ処理を行なった。この O_2 プラズマ処理は本発明を特徴づける工程であるので、ここで、用いた装置について図面を用いて説明しておく。本発明に係わり用いたプラズマ処理装置を図2に示す。

【0020】図2において、6は、枚葉型プラズマチャンバーである。7は、チタン合金で作製されたサセプタで電位的には設置されている。8は、 O_2 ガスを導入するためのシャワー機構（チタン合金で作製されている）で、プラズマ発生のための 13.56 MHz 高周波印加電極を兼ねている。サセプタ7上には、 O_2 プラズマ処理工程にある基板11が置かれている。9は、高周波発生器、10はポンプである。 O_2 プラズマ条件としては、 O_2 ガス流量 100 sccm 、ガス圧力 0.5 Torr 、 13.56 MHz 高周波電力 $0.5\text{ W}/\text{cm}^2$ を用いた。処理時間としては、10秒以上であれば充分の効果が得られるが、本実施例においては、20秒の O_2 プラズマ処理が行なわれた。

【0021】 O_2 プラズマ処理に続いて、図1（e）に示す N_2 熱処理を行なった。この N_2 熱処理装置のために、ロードロック機構を持ち、かつ 10^{-9} Torr の真

空度のバックプレッシャである熱処理装置を用いた。 N_2 ガスとしては、 99.99999% の高純度のものを用いた。熱処理温度としては、 $600\sim 1000^\circ\text{C}$ の範囲で本発明の目的を達成するが、本実施例では、制御しやすい 800°C で30分間の N_2 熱処理が行なわれた。

【0022】続いて、上部電極として窒化チタンをスパッタ法で堆積し、通常のリソグラフィ／エッチング技術により $\text{TiN}/\text{Ta}_2\text{O}_5$ の2層を同時にパターンニングして、図1（f）に示す実施例1の容量素子を形成した。

10 【0023】本発明の効果を確認するために、形成された容量素子を用いてタンタル酸化膜の電流－電界特性を測定したところ、従来の方法で形成される膜の特性と同等であり、本発明における緻密化処理は緻密化において充分な効果を持つことが確認された。さらに、タンタル酸化膜とポリシリコン下部電極との界面にできるシリコン酸化膜は、 5 \AA 以下（ $50\sim 100\text{ \AA}$ タンタル酸化膜水準の容量素子の容量－電圧特性から評価した）と、従来の方法で形成する場合に比べはるかに薄いものであった。

20 【0024】（実施例2）次に、本発明の実施例2について説明する。実施例2においては、 O_2 プラズマ処理後の不活性ガス熱処理が、ランプ加熱装置を用いた急速加熱短時間処理方式であることを特徴としている。

【0025】本実施例において、工程フローは、実施例1の場合と同じである。但し、実施例2においては、 O_2 プラズマ処理後の不活性ガス熱処理（図1（d））として、急速加熱短時間処理方式を用いた。急速加熱短時間処理に用いたランプ加熱装置を図3に示す。この装置は、基本的には枚葉型石英チャンバ12と加熱ランプ13とから構成されている。基板11は、石英チャンバ12を通して光により加熱される。

【0026】急速加熱短時間処理方式を用いる場合、処理温度としては、 850°C 以上が必要になる。本実施例では、 O_2 プラズマ処理後の不活性ガス熱処理を不活性ガスとして高純度 N_2 （ 99.99999% ）ガスを用い 900°C 、30秒で行なった。続いて、実施例1と同様に TiN 上部電極を形成し、本発明の実施例2の容量素子を作製した。

【0027】実施例2で形成された容量素子についても、容量特性等を測定した。その結果、実施例1と同様に、本発明の効果が確認された。

【0028】

【発明の効果】以上説明したように本発明は、容量素子部の形成工程において、ポリシリコン下部電極を形成し、その上にタンタル酸化膜を堆積後、酸素を含むガス系でのプラズマ処理を施し、さらに N_2 等の不活性ガス雰囲気中で熱処理を施し、続いて上部電極を形成する工程から構成されているので、容量値の大きい容量素子が形成され、従って、 64 MDRAM のみならず、 $256\text{ M}\sim 1\text{ GDRAM}$ の製造に役立つものである。

【図面の簡単な説明】

【図1】本発明の実施例1を工程順に示すフローチャートである。

【図2】O₂プラズマ処理を行なうための装置を示す概念図である。

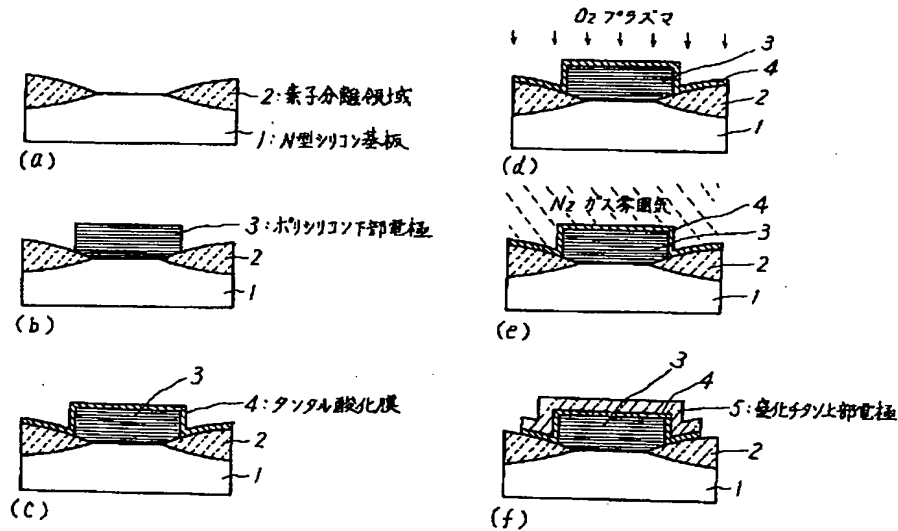
【図3】実施例2で用いた枚葉型N₂熱処理装置を示す概念図である。

【図4】従来の容量素子形成を工程順に示すフローチャートである。

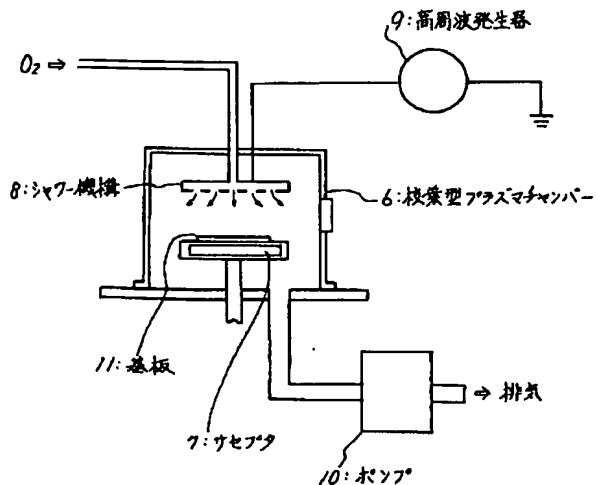
【符号の説明】

- | | |
|--------------|----------------|
| 1 N型シリコン基板 | 4 タンタル酸化膜 |
| 2 素子分離領域 | 5 窒化チタン上部電極 |
| 3 ポリシリコン下部電極 | 6 枚葉型プラズマチャンバー |
| | 7 サセプタ |
| | 8 シャワー機構 |
| | 9 高周波発生器 |
| | 10 ポンプ |
| | 11 基板 |
| | 12 枚葉型石英チャンバ |
| | 13 加熱用ランプ |
| | 14 基板支持機構 |
| | 15 タングステン電極 |

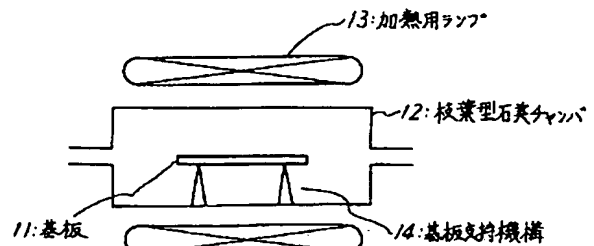
【図1】



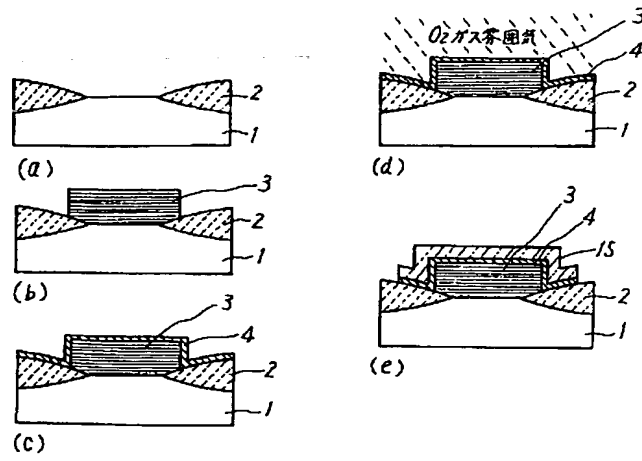
【図2】



【図3】



【図4】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☒ FADED TEXT OR DRAWING

☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.